

# Преглед симулатора погодних за држање наставе архитектуре и организације рачунара

Захарије Радивојевић<sup>1</sup>, Саша Стојановић<sup>1</sup>, Милош Цветановић<sup>1</sup>

<sup>1</sup>Универзитет у Београду – Електротехнички факултет, Београд, Србија  
{zaki, stojsasa, cmilos}@etf.bg.ac.rs

**Апстракт:** Курсеви из области архитектуре и организације рачунара обично обрађују већи број тема за чију се практичну демонстрацију најчешће користе софтверски симулатори. Овај рад обједињује прегледе симулатора који су доступни у отвореној литератури. У раду су представљени критеријуми за евалуацију на основу којих су дати симулатори евалуирани, а који могу бити од користи приликом избора симулатора који би се користили у настави на неком курсу. У раду је такође приказан избор симулатора који се користе на Електротехничком факултету Универзитета у Београду.

**Кључне речи:** Архитектура и организација рачунара; софтверски симулатори; логичко пројектовање; евалуација симулатора.

## I. Увод

Архитектура и организација рачунара се изучава на многим универзитетима широм света. Курсеви из ове области обично дају преглед рачунарске архитектуре и концепата организације као и увид у рад типичног рачунарског система. Поред тога, курсеви теже да што више упознају студенте са разним алатима који су им потребни да би могли да врше истраживање и развој у овој области након завршетка студија.

Практично коришћење алата у настави обично обухвата фазе анализе и логичког дизајна рачунарских система. У зависности од тога да ли се примењује образовни модел од врха ка дну или од дна ка врху алати треба да омогуће рад са компонентама на одговарајућем нивоу апстракције. Овакав рад је могуће најефикасније остварити помоћу одговарајућих симулатора рачунарских система. Користећи симулаторе студенти имају могућност да посматрају понашање рачунарских система на нивоу функционалних блокова или компонената, као и на нивоу интеракција између њих. Такође студенти имају могућност да на неки начин модификују посматране системе. Симулатори се обично разликују по питању теме коју покривају, нивоу детаља на који то чине, нивоу до којег могу бити модификовани, начину симулације и начину приказа резултата.

Овај рад обједињује прегледе дела симулатора доступних у отвореној литератури које су аутори развијали или евалуирали у дужем низу година. У раду су представљени критеријуми за евалуацију на основу којих су дати симулатори евалуирани, а који могу бити од користи приликом избора симулатора

који би се користили у настави на неком курсу. У раду је такође приказан избор симулатора који се користе на Електротехничком факултету Универзитета у Београду.

Остатак рада организован је на следећи начин. Глава II даје преглед симулатора погодних за наставу архитектуре и организације рачунара. Глава III уводи критеријуме за њихову евалуацију. Глава IV даје преглед коришћених симулатора који се користе на Електротехничком факултету Универзитета у Београду који су описани у складу са критеријумима евалуације. Глава V закључује рад.

## II. Преглед одабраних симулатора

У отвореној литератури доступан је велики број симулатора који су погодни за држање наставе и учење у области архитектуре и организације рачунара са посебним фокусом на логичко пројектовање. У Табели 1. приказана је доступност сваког од разматраних симулатора и програмски језик у коме је исти развијен. Симулатори су одабрани тако да поред архитектуре рачунара приказују и делове који се односе на организацију рачунара, док симулатори који то не подржавају нису укључени у анализу. Ово значи да асемблери, емулятори и симулатори који приказују само извршавање програма без улажење у детаље имплементације система који симулирају нису укључени у ову анализу. Детаљан опис свих ових симулатора није дат у самом раду због обима који би такав рад имао већ се детаљи могу наћи у претходним истраживања аутора. Симулатори настали у периоду до 2008. године су описани у истраживањима која су доступна у раду [1] и на адреси [2], док су истраживања о симулаторима који су настали у периоду од 2009. од 2018. или се у том периоду интензивирало њихово коришћење су доступни у раду [3].

Разматрани симулатори се грубо могу разврстати у три групе према начину на који је могуће специфицирати организацију рачунара која се симулира. Ове три групе би биле: симулатори који омогућавају комплетан дизајн организације рачунара; симулатори који омогућава само преглед постојеће организације рачунара и којима је фокус на архитектури рачунара; и симулатори који се налазе између ове две крајности који имају могућност за конфигурисање једног дела организације рачунара.

Табела 1. Карактеристике одабраних симулатора

		Доступност		
		Комерцијална	Бесплатан	Отворени код
Програмски језик	Јава	-	COCONUT, CPU Sim, DLD-VISU, EASE, Easy CPU, EDCOMP, EDUCache, EduMIPS64, HASE, Java based Virtual Lab, JCachesim, MARIE, MIPS X-Ray, SDLDS, Simple CPU Architecture, VSMIS	JHDL, Logisim
	С, С++	-	FastCache, SIMCA, SimFlex, SimOS, SimpleScalar	DigLC2, DLXview, RSIM
	Пајтон/С++	Simics	-	M5
	Остало	CCSTUDIO, CodeWarrior, ISE Design Suite, Quartus II, Virtual Vulcan	DEEDS, ESCAPE, HASE-Dinero, RM, SMOK, ViLLE plug-in, Visual CPU simulator, VSDS	-

Симулатор из прве групе омогућавају кориснику да најпре направи произвољну конфигурацију рачунарског система, а да је потом симулирају. Иако су неки симулатори направљени као алати за дизајн дигиталних логичких кола опште намене док си други експлицитно направљени за проучавање архитектуре и организације рачунара могу се третирали као јединствена група. Прављење нових конфигурација рачунарских система се обично састоји од прављења компонената и њиховог повезивања у сложеније целине, а касније и сложено хијерархијско повезивање датих компонената. Оно по чему се поједини симулатор разликују је доступност унапред припремљених компонената, као и нивоа апстракције самих компонената које се симулирају, нпр. ниво логичких кола, или ниво читаве периферије као што су екрани или тастатуре.

Симулатори из друге групе омогућавају кориснику да симулира унапред дефинисане системе. Ови симулатори обично имају могућност постављања одређених параметара пре почетка саме симулације. Параметрима је обично могуће дефинисати број коришћених периферија, ширину меморијске речи, почетне вредности регистара и меморијских локација и томе сличним детаљима. То значи да се овим симулаторима може једноставно направити већи број конфигурација које би послужиле за тестирање одређених програма. Извештаји о извршавању симулираних програма су обично дати у форми табела са садржајима регистара и меморијских локација, временским дијаграмима, или текстуалних датотека са различитим траговима извршавања.

Симулатори из треће групе кориснику пружају могућности које су између претходне два описане групе симулатора. Ови симулатори имају делове који су фиксне структуре и не могу се мењати већ им се само могу постављати почетни параметри. Са друге стране ови симулатори омогућавају изванредан степен флексибилности у опису организације рачунара тиме што се одређени делове могу у потпуности редефинисати и описати користећи расположиве компоненте. Ови симулатори имају за циљ да направе компромис између контроле приликом пројектовања и перформанси приликом извршавања симулација.

Све три групе симулатора су заступљене у настави на курсевима који покривају област архитектуре и организације рачунара, али избор симулатора зависи од тема које се покривају на конкретном курсу и

начина на који се теме обрађују. Прва група симулатора је погодна када је све делове организације потребно приказати на нивоу трансфера између регистара и где се симулације обављају на релативно малом броју тактова. На основним курсевима ова група симулатора је погодна за логичко пројектовање рачунара и његових саставних делова. Друга група симулатора је намењена темама код којих је важно посматрати извршавање читавих програма, што би у случају да се користе симулатори прве групе било временски захтевно. Посматрање читавих програма даје увид у перформансе извршавања програма на одређеној архитектури и на одређеној организацији рачунара. Потреба за симулаторима из ове групе обично постоји приликом обраде тема архитектуре рачунара, кеш меморије, проточне обраде и сличних које се обично појављују на напредним курсевима из ове области. Трећа група симулатора намењена је курсевима на којима има довољно времена да се некој теми посвети више времена и да се омогући да студенти самостално предлажу решења у датој области. Том приликом студенти не морају да пројектују читав систем од почетка већ само делове од значаја и то са довољним нивоом детаља. На овај начин се прави компромис између тога колико времена посветити појединој области и времену које је потребно за извршавање симулације.

### III. Евалуација одабраних симулатора

Разматрани симулатори се поред начина могуће спецификације организације рачунара која се симулира могу разматрати и са других аспеката од важности за образовни процес. Образовни процес може поред области које се обрађују диктирати и начин приказа резултата симулације као и поступак доласка до тих резултата. У Табели 2. дат је приказ разматраних симулатора у контексту свих ових критеријума.

Неки од ових симулатора су развијени за уводне курсеве из области архитектуре и организације рачунара док су остали намењени напреднијим курсевима. У зависности од тога да ли се примењује образовни модел од врха ка дну или од дна ка врху симулатори треба да омогуће приказ основних компоненти погодних за изградњу једноставних рачунарских система, или сложених компоненти погодних за опис система на концептуалном нивоу,

као и компоненти које описују прелазе између ових нивоа. Нивои за поделу симулатора су: Г1 – компоненте омогућавају комплетан дизајн; Г2 – компоненте омогућавају преглед већ реализованих сложених система и њихову параметризацију; Г3 – параметризација и конфигурабилност компонената у одређеним деловима симулираног система док је остатак симулираног система непроменљив.

Курсеви на којима се разматрају теме из области архитектуре и организације рачунара се доста разликују на појединим универзитетима, али је та разлика углавном резултат броја курсева и фонда часова на датом универзитету који су посвећени тој области. На курсевима се могу уочити четири групе повезаних тема за које разматрани симулатори имају доступну подршку, при чему одређени симулатори могу имати подршку и за већи број група тема. У случају неких симулатора из групе Г1 ову подршку може и сам корисник развити. Разматране групе тема су: АР – Архитектура рачунара; МЕМ – Меморијски подсистем; УИ – Улазно-излазни подсистем; ОР – Организација рачунара.

Многи симулатори имају веома добру графичку презентацију погодну за представљање детаља симулираног система, док има и оних симулатора који своје резултате представљају у текстуалној форми. Што се тиче резултата симулације неки симулатори омогућавају само увид у коначни резултат симулације док други омогућавају увид и у међурезултате симулације. Групе за поделу симулатора су: ЗК - Збирни приказ коначних резултата; ПК - Појединачни приказ коначних резултата; ЗМ - Збирни приказ међурезултата; ПМ - Појединачни приказ међурезултата.

Када се разматрају поједине области корисника могу занимати резултати настали у различитим временским тренуцима. На пример када се разматрају теме из архитектуре рачунара корисника обично занима понашање система након обављених појединих инструкција док у случају разматрања детаља организације рачунара корисника занимају резултати након сваког такта извршавања симулације. У неким случајевима, као што је рад кеш меморије, корисника занимају само подаци добијени након комплетног извршавања програма. Групе за поделу симулатора су: Такт – Праћење симулације на нивоу такта; Инструкција – Праћење симулације на нивоу појединачних инструкција; Програм – Праћење симулације након извршења читавог програма.

#### IV. Преглед коришћених симулатора

Одабиром критеријума од важности могу се одредити симулатори који би били кандидати за укључивање у наставу на појединим курсевима. Одабир се спроводи у зависности од критеријума условљених приступом читавој области (примењеног образовног модела и области које курс обухвата), као и од критеријума условљених нивоом очекиваних резултата симулације (начина за приказ и праћење резултата симулације). На пример, на Електротехничком факултету у Београду област архитектуре и организације рачунара се обрађује на

више повезаних курсева покривајући све наведене теме користећи модел од дна ка врху. На уводним курсевима постоји потреба да се посматра извршавање на нивоу појединих тактова, на наредним курсевима на нивоу инструкција, док је на напредним курсевима циљ праћење резултата на нивоу програма.

Основи рачунарске технике 1 (ОРТ1) је курс на првој години у другом семестру. Курс се бави логичким пројектовањем и програм предмета обухвата анализу и синтезу комбинационих и секвенцијалних мрежа, стандардне модуле, као и основе операционе и управљачке јединице рачунара. За демонстрацију свих ових концепата се у прошлости користио симулатор VSDS [4], док се сада користи симулатор Logisim [5], због једноставнијег приказа повратне спреге. На курсу је важно праћење извршавања симулације на нивоу такта и пројектовање једноставних компоненти и њихово повезивање у хијерархијске мреже.

Практикум из основа рачунарске технике (ПОРТ) је курс који се истовремено одржава са курсом ОРТ1. Предмет представља допуну курса ОРТ1 примерима практичне примене обрађених концепата и области. Како би се обрађивани примери имплементирали на доступном хардверу (Altera Cyclone III на DE0 развојној плочи и Altera Cyclone V на DE0-CV развојној плочи) користи се развојно окружење Quartus II [6]. Симулатор доступан унутар развојног окружења представља професионални алат и није прилагођен уводним курсевима на којима се разматра логичко пројектовање и архитектура и организација рачунара те се сама симулација обавља користећи поменути хардвер.

Основи рачунарске технике 2 (ОРТ2) је курс на другој години у трећем семестру. Предмет се бави наставком логичког пројектовања уређаја (једноставни интерфејсни уређаји), архитектуром рачунара (извршавањем инструкција, скупом инструкција и начинима адресирања) и организацијом рачунара (логичким пројектовањем операционе и управљачке јединице рачунара). На почетном делу курса за логичко пројектовање уређаја се користи исти хардвер и развојно окружење као на курсу ПОРТ, док се за потребе архитектуре и организације рачунара користи симулатор COCONUT [3] којим се пројектују део процесора (део за дохватање и декодовање инструкција) и део управљачке јединице (микропрограмске реализације), а симулације се прате на нивоу такта.

Архитектура рачунара (АР) је курс на другој години у четвртном семестру. Курс се бави архитектуром рачунара (сложене инструкције), механизмом прекида, основама меморијског подсистема, и основама улазно-излазног подсистема. На курсу се користи симулатор EDCOMP [7] помоћу кога студенти прате извршавање појединих инструкција, прете прекиде и приступе периферијама. У ситуацијама када се од студената тражи да прате извршавање задатих програма онда се симулације обављају на нивоу такта, али у ситуацијама када студенти самостално пишу програме онда се симулације обављају на нивоу инструкција или читавог програма.

Табела 2. Евалуација одабраних симулатора

Назив	Аутор	Конфигурабилност	Теме	Приказ резултата	Временски квант
<b>CCSTUDIO</b>	Texas Instruments Inc.	Г2	АР,УИ,ОР	ПМ	Инструкција
<b>COCONUT</b>	University of Belgrade, Serbia	Г3	АР,МЕМ,УИ,ОР	ПМ	Такт
<b>CodeWarrior</b>	Freescale Semiconductor, Inc.	Г2	АР,УИ,ОР	ПМ	Инструкција
<b>CPU Sim</b>	Colby College, USA	Г2	АР,ОР	ПМ	Такт
<b>DEEDS</b>	University of Genoa, Italy	Г1	ОР	ПМ	Такт
<b>DigLC2</b>	University Paris-Sud, France	Г2	АР,ОР	ПМ	Инструкција
<b>DLD-VISU</b>	Technical University of Darmstadt, Germany	Г1	ОР	ПМ	Такт
<b>DLXview</b>	Purdue University, USA	Г2	АР,ОР	ПМ	Такт
<b>EASE</b>	University of Northern British Columbia, Canada	Г2	АР	ПМ	Инструкција
<b>Easy CPU</b>	Holon Institute of Technology, Israel	Г2	АР,ОР	ПМ	Такт
<b>EDCOMP</b>	University of Belgrade, Serbia	Г2	АР,МЕМ,УИ,ОР	ПМ	Такт
<b>EDUCache</b>	Ss. Cyril and Methodius University, FYRM	Г2	МЕМ	ПМ	Инструкција
<b>EduMIPS64</b>	University of Catania, Italy	Г2	АР,ОР	ПМ	Такт
<b>ESCAPE</b>	Ghent University, Belgium	Г2	АР,ОР	ПМ	Такт
<b>FastCache</b>	University of Wisconsin Madison, USA	Г2	МЕМ	ЗК	Програм
<b>HASE</b>	University of Edinburgh, UK	Г1	МЕМ,УИ,ОР	ПМ	Такт
<b>HASE-Dinero</b>	University of Edinburgh, UK	Г2	АР,МЕМ,ОР	ПМ	Такт
<b>ISE Design Suite</b>	Xilinx Inc.	Г1	МЕМ,УИ,ОР	ПМ	Такт
<b>Java based Virtual Lab</b>	SRM University, India	Г2	-	ПМ	Инструкција
<b>JCachesim</b>	University of Siena, Italy	Г2	АР,МЕМ	ПК	Инструкција
<b>JHDL</b>	Brigham Young University, USA	Г1	МЕМ,УИ,ОР	ПМ	Такт
<b>Logisim</b>	Hendrix College, USA	Г1	ОР	ПМ	Такт
<b>M5</b>	The University of Michigan, USA	Г1	АР,МЕМ,УИ,ОР	ЗК	Такт
<b>MARIE</b>	Mackenzie Presbyterian University, Brazil	Г2	АР	ПМ	Инструкција
<b>MIPS X-Ray</b>	Federal Center for Technological Education of Minas Gerais, Brazil	Г2	АР,ОР	ПМ	Такт
<b>Quartus II</b>	Altera Corporation	Г1	МЕМ,УИ,ОР	ПМ	Такт
<b>RM</b>	University of Catalonia (UPC), Spain	Г2	АР,ОР	ПМ	Такт
<b>RSIM</b>	Rice University Houston Texas, USA	Г2	АР,МЕМ,ОР	ЗК	Такт
<b>SDLDS</b>	University of Belgrade, Serbia	Г1	ОР	ПМ	Такт
<b>SIMCA</b>	University of Minnesota, USA	Г2	АР,МЕМ,ОР	ЗК	Програм
<b>SimFlex</b>	Carnegie Mellon University, USA	Г2	АР,МЕМ,УИ,ОР	ЗК	Инструкција
<b>Simics</b>	Virtutech AB Stockholm, Sweden	Г1	АР,МЕМ,УИ,ОР	ЗК	Инструкција
<b>SimOS</b>	Stanford University, USA	Г2	АР,УИ,ОР	ЗК	Програм
<b>Simple CPU Architecture</b>	Redeemer University College, Canada	Г2	АР,ОР	ПМ	Такт
<b>SimpleScalar</b>	University of Wisconsin-Madison, USA	Г2	АР,ОР	ЗК	Такт
<b>SMOK</b>	University of Washington, USA	Г1	МЕМ,ОР	ПМ	Такт

Назив	Аутор	Конфигурабилност	Теме	Приказ резултата	Времени квант
<b>ViLE plug-in</b>	University of Turku, Finland	Г1	ОР	ПМ	Такт
<b>Virtual Vulcan</b>	YOERIC Corporation	Г1	-	ПМ	Такт
<b>Visual CPU simulator</b>	Kagawa University, Japan	Г2	АР,ОР	ПМ	Такт
<b>VSDS</b>	University of Belgrade, Serbia	Г1	АР,МЕМ,УИ,ОР	ПМ	Такт
<b>VSMIS</b>	University of Belgrade, Serbia	Г2	МЕМ	ПМ	Такт

Архитектура и организација рачунара 1 (АОР1) је курс на трећој години у петом семестру. Курс се бави меморијском хијерархијом (кеш меморија, виртуелна меморија, преклапање приступа меморијских модула) и проточном обрадом. На курсу се поред симулатора који обухватају теме кеш меморије, виртуелне меморије и проточне обраде користи и симулатор који описује рад рачунарског система са преклапањем приступа меморијским модулима VSMIS [8]. Сви ови симулатори се прво користе на нивоу такта како би се студенти упознали са радом система, а касније се симулације обављају на нивоу комплетних програма.

## V. Закључак

Већина курсева из области архитектуре и организације рачунара на универзитетима широм света укључује не само теоријску наставу већ и практичан рад користећи симулаторе рачунарских система. Овај рад је објединио прегледе дела симулатора доступних у отвореној литератури које су аутори развијали или евалуирали у дужем низу година. На почетку је дат преглед симулатора, након чега су дати критеријуми евалуације по којима су дати симулатори евалуирани и на крају је дат преглед симулатора који се користе на курсевима архитектуре и организације рачунара на Електротехничком факултету у Београду.

Евалуација је показала да нема једног симулатора који се може користити без обзира на приступ изучавању одабраних области (примењеног образовног модела и области које курс обухвата) и од очекиваног нивоа детаља унутар симулатора (начина за приказ и праћење резултата симулације). Користећи критеријуме описане у раду могуће је одредити симулаторе који би били кандидати за укључивање у наставу на појединим курсевима приликом изучавања појединих тема. Један такав избор симулатора је представљен на примеру Електротехничког факултета Универзитета у Београду где се област архитектуре и организације рачунара изучава у оквиру 5 курсева и где се користи 10 различитих симулатора од којих су 6 поменути у овом раду.

## Захвалница

Рад на овом пројекту је делимично био финансиран од стране Министарства просвете, науке и технолошког развоја Републике Србије (III44009 и TR32047), као и Фонда за науку Републике Србије (АВАНТЕС).

## Референце

- [1] B. Nikolic, Z. Radivojevic, J. Djordjevic and V. Milutinovic, "A Survey and Evaluation of Simulators Suitable for Teaching Courses in Computer Architecture and Organization," IEEE Transactions on Education, vol. 52, no. 4, pp. 449-458, Nov. 2009, doi: 10.1109/TE.2008.930097.
- [2] B. Nikolic, Z. Radivojevic, J. Djordjevic, and V. Milutinovic, "Survey of simulators," Available from: <http://rti.etf.bg.ac.rs/rti/ri3aor/Simulators/index.html> (приступано октобар 2020).
- [3] Z. Radivojevic, Z. Stanisavljevic, M. Punt, "Configurable simulator for computer architecture and organization," Computer Applications in Engineering Education, vol. 26, no. 5, pp. 1711-1724, Sep. 2018, doi: 10.1002/cae.22034.
- [4] N. Grbanovic, B. Nikolic, J. Djordjevic, "The VSDS environment based laboratory in computer architecture and organisation," Computer Applications in Engineering Education, vol. 19, no. 4, pp. 685-696, Nov. 2011, doi: 10.1002/cae.20353.
- [5] C. Burch, "Logisim: A graphical system for logic circuit design and simulation," Journal on Educational Resources in Computing, vol. 2, no. 1, pp. 5-16, Feb. 2002, doi: 10.1145/545197.545199.
- [6] Altera Corporation, "Quartus II Software," Available from: <http://www.altera.com/products/software/products/quartus2/qts-index.html> (приступано мај 2008).
- [7] J. Djordjevic, B. Nikolic, A. Milenkovic, "Computer Architecture Laboratory," Available from: <http://rti.etf.bg.ac.rs/rti/ef2ar/labvezbe/CISCA.zip> (приступано октобар 2020).
- [8] K. Milenković, Ž. Stanisavljević, J. Đorđević, "Visual software system for memory interleaving simulation," Serbian Journal of Electrical Engineering, vol. 14, no. 1, pp. 51-66, Feb. 2017, doi: 10.2298/SJEE1701051M